

Architettura degli Elaboratori 2021-2022

Presentazione corso

Prof. Elisabetta Fersini
elisabetta.fersini@unimib.it

Docenti

- Docente **responsabile** dell'insegnamento:
 - Prof. Domenico Sorrenti
 - e-mail: domenico.sorrenti@unimib.it
- Lezioni frontali:
 - Prof. Claudio Ferretti: claudio.ferretti@unimib.it
 - Prof. Elisabetta Fersini: elisabetta.fersini@unimib.it
- Esercitazioni e laboratori:
 - Prof.ssa Sara Manzoni: sara.manzoni@unimib.it
 - Prof. Giulia Cisotto: giulia.cisotto@unimib.it
 - Dott. Simone Fontana: simone.fontana@unimib.it
- Tutor:
 - Dott.ssa Federica Di Lauro

Orario delle lezioni – Turno 1

- **Lunedì:** 15:30-18:30, U3-01
 - Lezione Frontale / Esercitazione
- **Martedì:** 09:30-12:30, lab14A1
 - Laboratorio
- **Giovedì:** 09:30-12:30, lab14A1
 - Laboratorio
- **Venerdì:** 15:30-18:30, U3-01
 - Lezione Frontale / Esercitazione
- Laboratorio:
 - Inizio nella settimana: 21/03/2022-25/03/2022

Orario delle lezioni – Turno 2

- **Martedì:** 14:30-17:30, lab14A1
 - Laboratorio
- **Mercoledì:** 08:30-11:30, U3-01
 - Lezione Frontale / Esercitazione
- **Giovedì:** 14:30-17:30, lab14A1
 - Laboratorio
- **Venerdì:** 08:30-12:30, U3-01
 - Lezione Frontale / Esercitazione
- Laboratorio:
 - Inizio nella settimana: 21/03/2022-25/03/2022

Programma del corso (1)

Rappresentazione dell'informazione

- sistemi numerici
- rappresentazione dei numeri interi con e senza segno
- rappresentazione dei numeri in virgola fissa e mobile
- rappresentazione dell'informazione non numerica

Circuiti logici

- reti combinatorie
- reti sequenziali e FSM (Finite State Machine)
- rassegna di circuiti notevoli (decoder, multiplexer, register file, ALU, etc.)

Programma del corso (2)

Instruction Set Architecture (ISA)

- schema di von Neumann
- CPU, registri, ALU e memoria
- ciclo fondamentale di esecuzione di una istruzione (fetch/decode/execute)
- tipi e formati di istruzioni MIPS32
- modalità di indirizzamento

Linguaggio Assembly

- formato simbolico delle istruzioni
- catena di programmazione (compilatore, assembler, linker, loader, debugger, etc.)
- pseudo-istruzioni e direttive dell'assemblatore
- scrittura di semplici programmi assembly
- convenzioni programmatiche (memoria, nomi dei registri, etc.)

Programma del corso

Datapath

- percorsi dei dati per le diverse classi di istruzioni
- controllo del percorso dei dati con FSM

Gestione delle eccezioni

- tassonomia di eccezioni in terminologia MIPS32
- modifiche alla FSM di controllo, registro Cause

Tecniche di gestione dell'ingresso/uscita

- controllo di programma
- interruzione di programma
- accesso diretto alla memoria

Gerarchie di memoria: cache

- cache a mappatura diretta
- cache fully associative
- cache n-way set associative

Modalità d'esame

- L'esame prevede **due prove** al calcolatore:
 - **PROVA A:** Domande a risposta chiusa
 - 16 domande (1.5 ore di tempo)
 - Max 17 punti
 - **sbarramento a 9 punti** per avere accesso alle domande aperte e di ragionamento (PROVA B)
 - **PROVA B:** Domande aperte e di ragionamento
 - 4 domande (1 ora di tempo)
 - max 14 punti
 - accessibili **se e solo** se si supera la PROVA A con un minimo di 9 punti
- **Voto finale:** somma dei punteggi ottenuti

Modalità di svolgimento

- L'esame prevede **due prove** al calcolatore (da remoto):
 - **Lockdown** del browser
 - Presenza all'interno di **webex room** dedicate all'esame
 - **Video-sorveglianza** mediante webcam
 - Esame **orale** per chi dovesse perdere la connessione alla stanza webex (da concordare con il docente)

Prove in itinere

- Durante il corso sono **possibili 2 prove in itinere** al calcolatore, tuttavia da valutare la fattibilità in base all'evoluzione della situazione:
 - **1° compito:**
 - Argomenti: Rappresentazione dell'informazione, Circuiti Logici, Instruction Set Architecture, Catena Programmata.
 - **2° compito:**
 - Argomenti: Datapath, Gestione delle eccezioni, Tecniche di gestione dell'ingresso/uscita, Gerarchie di memoria.
- **Voto finale:** somma dei punteggi ottenuti

Materiale didattico

- **Libro di testo:**
 - David Patterson, John Hennessy, Computer Organization and Design, The Hardware/Software Interface, 6th Edition, Morgan Kaufmann, Elsevier.
 - Appendici disponibili online
- **Slide dei docenti e altro materiale (dispense, capitoli di libro):**
 - Vedi sito e-learning del corso